

Mariusz Pilecki, Mariusz Korkosz
Politechnika Rzeszowska, Rzeszów

SYSTEM STEROWANIA SILNIKA SRM Z ZASTOSOWANIEM UKŁADU FPGA

CONTROL SYSTEM OF SRM MOTOR BASED ON FPGA

Streszczenie: Artykuł omawia zagadnienie sterowania pracą 4-pasmowego silnika reluktancyjnego przełączalnego SRM 8/6. Układ sterowania silnika został zbudowany na bazie układu FPGA Artix-7 XC7A35T-L1CSG324I. Zastosowanie układu FPGA umożliwia realizację nie tylko podstawowych metod sterowania pracą silnika, ale również implementację zaawansowanych metod sterowania umożliwiających np. istotne poszerzenie zakresu pracy silnika ze stałą mocą wyjściową. W pracy ograniczono się do prezentacji podstawowych metod sterowania uruchomionych w układzie rzeczywistym czteropasmowego silnika reluktancyjnego przełączalnego. Zamieszczono wnioski dotyczące implementacji wybranych algorytmów sterowania w układzie sterowania z zastosowaniem układu FPGA.

Abstract: Paper describes the problem of 4-phase switched reluctance motor SRM 8/6 control. The motor control system was build based on Artix-7 XC7A35T-L1CSG324I FPGA module. The use of the FPGA makes possible implementation not only basic control methods, but also an advanced control methods which, for example, allow to increase the motor output constant power range. In paper only the basic control methods of 4-phase switched reluctance motor were presented. Conclusions related to implementation chosen control methods in FPGA based system were given.

Słowa kluczowe: SRM, FPGA, Artix-7, sterowanie prądowe, sterowanie napięciowe, PWM, sterowanie jednopulsowe

Keywords: SRM, FPGA, Artix-7, current control, voltage control, PWM, single-pulse control

1. Wstęp

Silniki reluktancyjne przełączalne (ang. Switched Reluctance Motor - SRM) są maszynami o komutacji elektronicznej [1]. Prosta konstrukcja wirnika (brak magnesów i uzwojeń) czynią z tej maszyny alternatywne rozwiązanie dla wielu aplikacji [2-5]. Znaczna liczba publikacji poświęcona jest zastosowaniu tych silników w różnego rodzaju pojazdach [6,7].

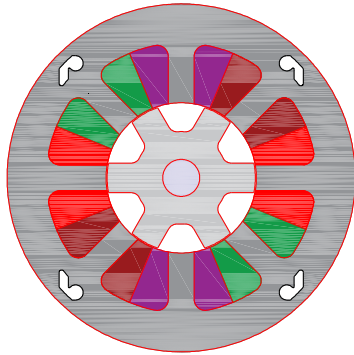
Sterowanie pracą silnika SRM polega na podawaniu impulsów zasilających poszczególne pasma w odpowiedniej kolejności i w określonych chwilach czasowych. Wybór odpowiedniego układu mocy ma istotny wpływ na dokładność sterowania i uzyskanie jak najlepszych parametrów pracy. Oprócz układu mocy bardzo ważnym elementem jest moduł sterujący. Najczęściej do sterowania pracą układu napędowego stosuje się różnego rodzaju mikrokontrolery [8] bądź procesory DSP [9]. Jednak w wielu przypadkach realizacji układów sterowania są one zbyt wolne. Dlatego też w układach napędowych stosuje się układy FPGA (ang. Fast Programable Gate Array) [10]. Są to układy o bardzo dużej szybkości działania. Zaletą układów FPGA jest duża elastycz-

ność i łatwość programowania oraz wielowątkowość działania (poszczególne części programu wykonują się równolegle) [11]. W użyciu są również układy sterowania, w których współpracują ze sobą zarówno układ FPGA jak i układ procesorowy [12].

W publikacji przedstawiono układ sterowania silnika reluktancyjnego przełączalnego z wykorzystaniem modułu FPGA Artix-7. Zastosowanie tego układu umożliwia implementację podstawowych i zaawansowanych metod sterowania silnikiem SRM. Zakres pracy ograniczono do zaprezentowania podstawowych metod sterowania pracą silnika reluktancyjnego przełączalnego, tj. sterowania jednopulsowego, sterowania napięciowego PWM oraz sterowania prądowego.

2. Obiekt badań

Obiektem badań był czteropasmowy silnik reluktancyjny przełączalny o konfiguracji 8/6, którego geometrię pokazano na rysunku 1.



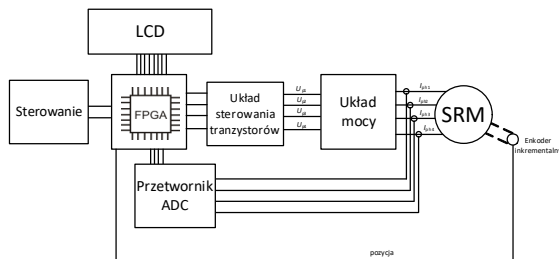
Rys. 1. Geometria analizowanego czteropasmowego silnika reluktancyjnego przełączalnego

3. Opis układu sterowania

Głównymi elementami składowymi zaprezentowanego układu napędowego są:

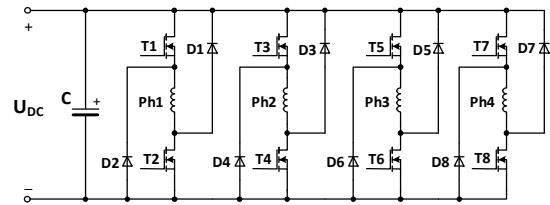
- moduł FPGA Arty Artix-7 XC7A35T-L1CSG324I,
- układ driverów tranzystorów mocy,
- układ mocy,
- przetwornik ADC,
- silnik SRM z dołączonym enkoderem inkrementalnym,
- moduł sterowania - zestaw impulsatorów do ustawiania parametrów sterowania,
- wyświetlacz LCD.

Na rysunku 2 przedstawiano schemat blokowy układu sterowania badanego silnika SRM.



Rys. 2. Schemat blokowy układu sterowania badanego silnika SRM

Głównym elementem całego układu sterowania jest moduł FPGA Arty Artix-7. Jego zadaniem jest generowanie impulsów sterujących załączających poszczególne pasma silnika. Odbywa się to na bazie sygnałów odniesienia pozyskanych z dołączonych przetworników pomiarowych. Modułem pośredniczącym, zwiększającym napięcie z 3,3 V (napięcie stanu wysokiego wyjść układu FPGA) do wartości umożliwiającej pełne wysterowanie tranzystorów mocy, jest zespół driverów. Jako układ mocy wykorzystano klasyczny półmostek typu H, którego schemat pokazano na rysunku 3.



Rys. 3. Układ mocy badanego silnika SRM

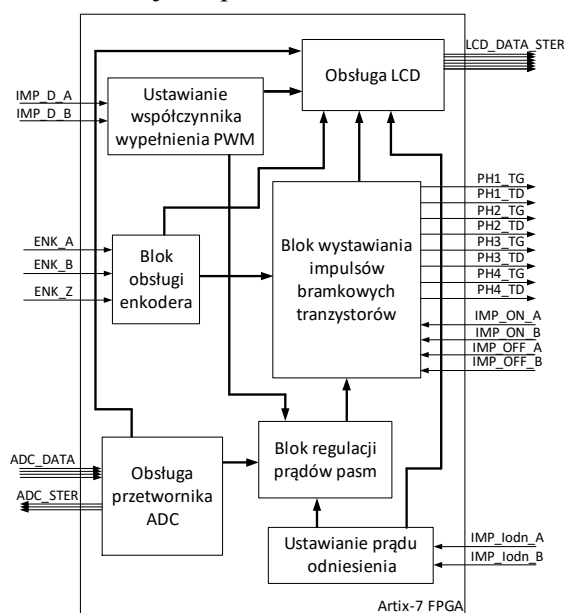
W układzie do pomiaru prądu wykorzystano przetworniki prądowe firmy LEM. Do przetworzenia wartości napięć wyjściowych przetworników prądu na postać cyfrową wykorzystano 16-bitowy, 8-kanałowy przetwornik analogowo-cyfrowy AD7606. Pomiar kąta położenia wału silnika oraz pomiar prędkości obrotowej odbywa się z wykorzystaniem 1024-bitowego enkodera inkrementalnego firmy Hidenhein. Zmiana wielkości sterujących, takich jak kąt załączenia θ_{ON} , kąt wyłączenia θ_{OFF} , prędkość zadana n_{odn} oraz prąd odniesienia I_{odn} jest realizowana za pomocą dołączonych do układu FPGA impulsatorów. Wszystkie wartości wielkości potrzebnych do realizacji sterowania są wyświetlane na dołączonym do układu FPGA wyświetlaczu LCD.

4. Opis układu sterowania – część logiczna

Głównym elementem zaprezentowanego układu sterowania silnikiem SRM jest moduł ewaluacyjny FPGA Arty Artix-7 firmy Digilent. Czynnikiem decydującym o wyborze takiego sposobu sterowania jest duża szybkość działania układów FPGA (częstotliwość pracy układu Arty Artix-7 to 100 MHz), co ma znaczenie zwłaszcza przy dużych prędkościach obrotowych silnika. Dużą zaletą programów pisanych dla FPGA jest ich modułowość, tzn. cały program może się składać z modułów, które można na różne sposoby ze sobą łączyć i konfigurować. Pozwala to na dowolne rozbudowywanie tworzonych kodów programów, a ograniczeniem są zasoby zastosowanego układu FPGA. Ponadto programowanie nie jest zbyt skomplikowane. Poszczególne części (moduły) realizowanych programów są wykonywane równolegle, co dodatkowo zwiększa możliwości układów FPGA. Wszystkie programy do obsługi prezentowanego w niniejszym opracowaniu układu sterowania silnika SRM zostały napisane w języku Verilog. Podstawowymi metodami sterowania silnika SRM są:

- sterowanie prądowe,
- sterowanie napięciowe PWM,

- sterowanie jednopulsowe.



Rys. 4. Blokowa struktura programu realizująca sterowanie silnika SRM

Na rysunku 4 przedstawiono blokową strukturę programu sterowania silnika SRM. Ten sam program może być też zastosowany przy realizacji sterowania jednopulsowego, napięciowego oraz prądowego. Wszystko zależy od wartości ustawionych współczynników sterujących, tj. współczynnika wypełnienia PWM (z zakresu 0-99% - sterowanie napięciowe) bądź prądu odniesienia I_{odn} (sterowanie prądowe). W przypadku ustawienia współczynnika wypełnienia $D = 100\%$ oraz wartości prądu odniesienia I_{odn} powyżej maksymalnych wartości prądów pasm uzyskujemy sterowanie jednopulsowe.

Podstawowym blokiem w strukturze przedstawionego programu sterowania jest blok obsługi enkodera inkrementalnego. Jego zadaniem jest odczyt położenia wału oraz wartość prędkości obrotowej silnika na bazie trzech sygnałów z enkodera; ENK_A, ENK_B (dwa sygnały prostokątne przesunięte względem siebie o 90°) oraz ENK_Z (znacznik pełnego obrotu).

Aby można było sterować w oparciu o wartości prądów poszczególnych pasm, sygnał analogowy z przekładników prądu musi zostać przetworzony do postaci cyfrowej. Odbywa się to z wykorzystaniem przetwornika ADC, który jest obsługiwany przez zaimplementowany w programie moduł.

Zadaniem bloku ustawienia współczynnika PWM jest obsługa impulsatora imp_D. Na bazie zmian sygnałów wyjściowych tego impulsatora, tj. imp_D_A oraz imp_D_B tworzona jest wartość liczbową współczynnika wypełnienia sygnału sterującego PWM.

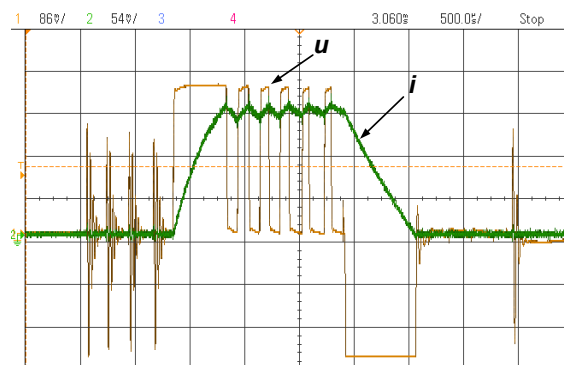
Wartość współczynnika wypełnienia PWM, ustawiona wartość prądu odniesienia oraz odczytane przez blok obsługi przetwornika ADC sterują blokiem regulacji prądów pasm.

Bardzo ważną częścią programu jest blok wytwarzania impulsów bramkowych. Ma on za zadanie wytworzenie impulsów sterujących poszczególnymi gałęziami układu mocy w zależności od położenia wirnika θ oraz wartości kątów sterowania; kąta θ_{ON} , kąta θ_{OFF} , uwzględniając również sygnały wytworzone przez blok regulacji prądów pasm. Wszystkie wielkości w układzie są wyświetlane na wyświetlaczu LCD dołączonym do modułu FPGA.

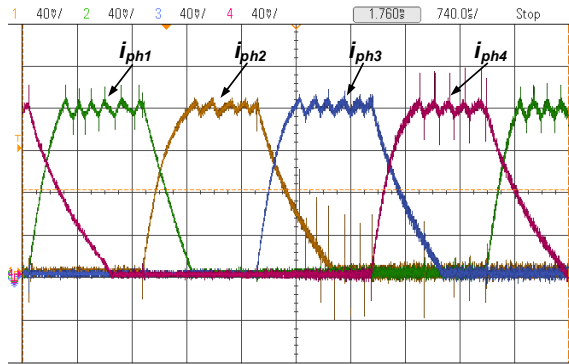
Wszystkie wielkości w układzie są wyświetlane na wyświetlaczu LCD dołączonym do modułu FPGA.

5. Wyniki badań

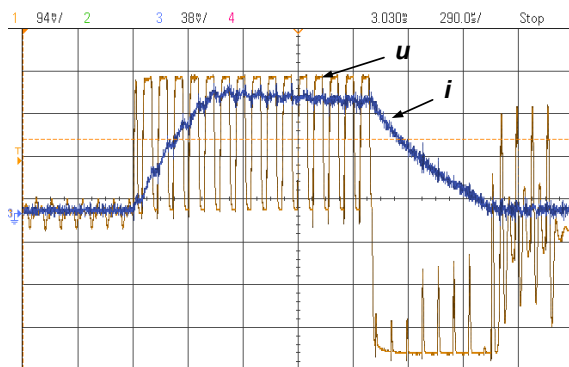
Badania laboratoryjne zrealizowano w układzie, którego schemat przedstawiono na rysunku 2. W ramach przeprowadzonych badań laboratoryjnych wyznaczono przebiegi czasowe prądów i oraz napięć u w funkcji czasu t przy trzech sposobach sterowania pracą silnika, tj. sterowaniu napięciowym, sterowaniu jednopulsowym oraz sterowaniu prądowym. Na rys. 7 pokazano przebiegi napięcia u i prądu i jednego pasma badanego silnika SRM 8/6 przy sterowaniu prądowym, kącie załączenia $\theta_{ON} = 5^\circ$, kącie wyłączenia $\theta_{OFF} = 20^\circ$ i napięciu zasilania $U = 30$ V. W tym przypadku badany silnik był dodatkowo obciążony, a wartość prądu odniesienia I_{odn} została ustawiona na poziomie 1,6 A. Prędkość obrotowa silnika w tym przypadku wynosiła 1100 obr/min. Na rys. 8 pokazano przebiegi prądów pasmowych i w tym przypadku.



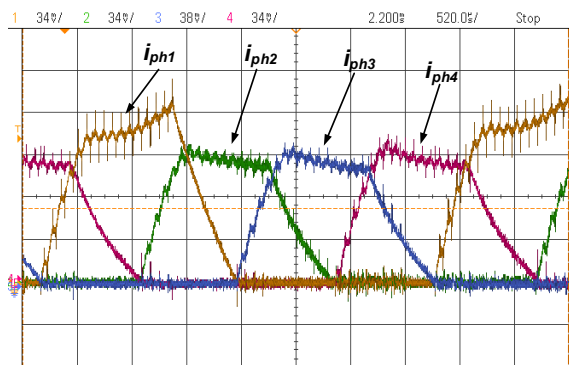
Rys. 7. Przebiegi czasowe napięcia u i prądu i przy sterowaniu prądowym



Rys. 8. Przebiegi czasowe prądów pasmowych i przy sterowaniu prądowym



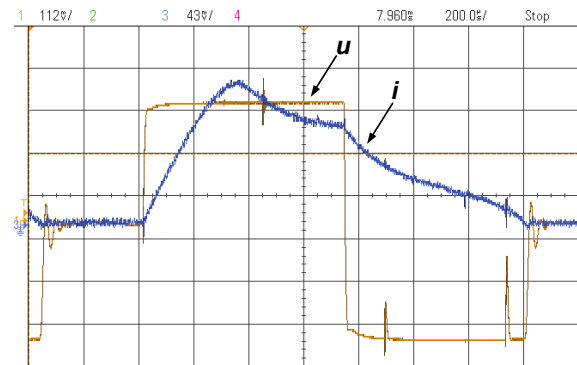
Rys. 9. Przebiegi czasowe napięcia u i prądu i przy sterowaniu napięciowym PWM



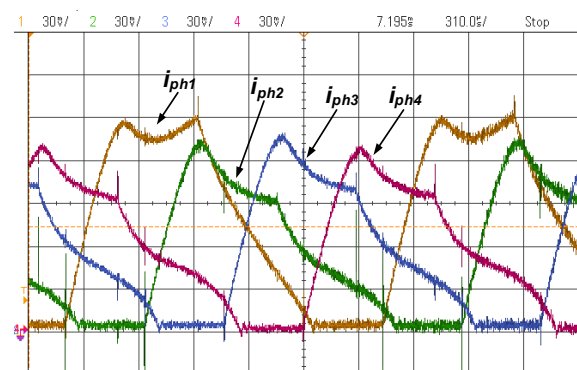
Rys. 10. Przebiegi czasowe prądów pasmowych i przy sterowaniu napięciowym PWM

Na rysunku 9 pokazano przebiegi napięcia u i prądu i jednego pasma badanego silnika SRM 8/6 przy sterowaniu napięciowym, kącie załączenia $\theta_{ON} = 0^\circ$, kącie wyłączenia $\theta_{OFF} = 20^\circ$ i napięciu zasilania $U = 30$ V. Napięcie pasma było modulowane sygnałem PWM o częstotliwości $f = 12,2$ kHz i współczynnika wypełnienia $D = 60\%$. Prędkość obrotowa silnika wynosiła 2300 obr/min. Na rysunku 10 pokazano przebiegi wszystkich prądów pasmowych i silnika.

Na rysunku 11 pokazano przebiegi napięcia u i prądu i jednego pasma badanego silnika SRM 8/6 przy sterowaniu jednopulsowym, kącie załączenia $\theta_{ON} = -5^\circ$, kącie wyłączenia $\theta_{OFF} = 20^\circ$ i napięciu zasilania $U = 30$ V. Prędkość obrotowa wału silnika wynosiła 5500 obr/min. Na rysunku 12 pokazano przebiegi prądów pasmowych i w tym przypadku.



Rys. 11. Przebiegi czasowe napięcia u i prądu i przy sterowaniu jednopulsowym



Rys. 12. Przebiegi czasowe prądów pasmowych i przy sterowaniu jednopulsowym

Analiza przebiegów czasowych prądów silnika czteropasmowego wykazuje wpływ sprzężeń magnetycznych międzypasmowych. W analizowanym przypadku są one dość istotne. Zastosowanie w układzie sterowania układu FPGA umożliwia korektę sterowania w paśmie wykazującym efekt sprzężeń międzypasmowych. Należy jednak zauważyć, że efekt sprzężeń magnetycznych międzypasmowych zależy od rodzaju zastosowanej konstrukcji.

6. Podsumowanie

W pracy przedstawiono koncepcję budowy układu napędowego silnika reluktancyjnego przełączalnego z wykorzystaniem układu FPGA jako głównego modułu sterującego. Zrealizowane prace pokazały iż układy FPGA mogą z powodzeniem być wykorzystane do sterowa-

nia silników SRM. Z wykorzystaniem tych układów mogą być tworzone algorytmy sterowania o różnym poziomie skomplikowania. Zastosowanie w strukturze układu napędowego silnika SRM FPGA daje możliwość zbudowania układu napędowego charakteryzującego się możliwie najlepszą sprawnością i najmniejszym współczynnikiem tętnień momentu.

7. Literatura

- [1]. T.J.E. Miller "Electronic Control of Switched Reluctance Machines" Newnes, 2001.
- [2]. Jun-Young Lim, Yun-Chul Jung, Sang-Young Kim, Jung-Chul Kim „Single Phase Switched Reluctance Motor for Vacuum Cleaner”, *IEEE International Symposium on Industrial Electronics (ISIE)*, pp. 1393-1400, 2001.
- [3]. Jin Hong, Hongsik Hwang, Jeonghyun Cho, Cheewoo Lee „Design of a switched reluctance machine assisted by DC field windings for a turbo blower”, *Energy Conversion Congress and Exposition (ECCE)*, pp. 5573-5579, 2015.
- [4]. S. Kachapornkul. P. Somsiri. R. Pupadubsin. N. Nulek. N. Chayopitak, „Low cost high speed switched reluctance motor drive for supercharger applications”, *15th International Conference on Electrical Machines and Systems (ICEMS)*, pp. 1-6, 2012.
- [5]. R. Gabor, P. Mynarek, M. Kowal, „Koncepcja i obliczenia parametrów przełączalnego silnika reluktancyjnego z wirnikiem zewnętrznym do napędu roweru, „Przegląd Elektrotechniczny”, Nr 93/2, 2017,
- [6]. Sihem Saidani, Moez Ghariani „Switched Reluctance Machine For A Starter-Alternator Micro-Hybrid Car” *International Conference on Control, Engineering & Information Technology (CEIT)*, pp. 95-101, 2014
- [7]. X. Wang; Z. Yang, T. Wang, D. He, Y. Huo, H. Cheng, G. Yu „Design of a wide speed range control strategy of switched reluctance motor for electric vehicles” *IEEE International Conference on Information and Automation*, pp. 295-299, 2015
- [8]. B. Maurice, „ST62 microcontrollers drive home appliance motor technology - application note,”: <http://www.st.com>.
- [9]. Qingqing Ma, Daqiang Bi, Baoming Ge, „Digital Control Issue of High Speed Switched Reluctance Motor, ”*IEEE International Symposium on Industrial Electronics*, pp. 641 – 646, 2012
- [10]. P. Saravanan, R. Arumugam, M. Senthil Kumar „FPGA Based Speed Control of SRM with Optimized Switching Angles by Self Tuning,” *Circuits and Systems 7*, pp. 1530-1545, 2016.
- [11]. A. Stumpf, D. Elton, J. Devlin, H. Lovatt, „Benefits of an FPGA based SRM controller”, *9th Conference on Industrial Electronics and Applications (ICIEA)*, pp.12-17, 2014.
- [12]. M. Korkosz, A. Powrózek, P. Bogusz, „System sterowania generatora reluktancyjnego przełączalnego z zastosowaniem procesora sygnałowego i układu FPGA”, *Maszyny Elektryczne - Zeszyty Problemowe*, Nr 3, , str. 69-73, 2015.

Autorzy

mgr inż. Mariusz Pilecki, mpilecki@prz.edu.pl
 dr hab. inż. Mariusz Korkosz prof. PRZ
mkosz@prz.edu.pl
 Politechnika Rzeszowska
 Wydział Elektrotechniki i Informatyki
 ul. W. Pola 2, 35-959 Rzeszów